

TRANSMISSOR REALIZADO EM SOFTWARE

Bruno Augusto Ferreira Vitorino¹ (UFRN, Bolsista PIBIC/CNPq)
Manoel Jozeane Mafra de Carvalho² (CRN/INPE, Orientador)
Fernando Rangel de Sousa³ (DEE/UFRN, Orientador)

RESUMO

Este trabalho, iniciado em outubro de 2006, tem como objetivo o projeto de um transmissor realizado em software para comunicação com satélite. Este transmissor tem como principal característica ser configurável por software. O transmissor, que está sendo desenvolvido para integração a plataformas de coleta de dados (PCD) do INPE, possui um bloco digital, constituído de um modulador PSK e uma interface para recepção dos dados dos sensores das plataformas. O primeiro passo do projeto foi de revisão bibliográfica sobre transmissores. Após a revisão bibliográfica foi desenvolvido, baseado em um algoritmo chamado CORDIC, um modulador com parâmetros reconfiguráveis. Primeiramente o modulador foi implementado em linguagem C para ser usado posteriormente como modelo de referência para o projeto em linguagem de descrição de hardware. Após a implementação em C começaram os trabalhos com uma linguagem de descrição de hardware chamada VHDL. Foi projetado em VHDL um modulador totalmente reconfigurável, com parâmetros que podem ser configurados via software como: tipo de modulação (AM, PM ou FM), índice de modulação e frequência da portadora. Após a análise do projeto em software foi feita a prototipação em FPGA (Field-Programmable Gate Array), um dispositivo lógico programável por software. Para este trabalho foi usado um kit de desenvolvimento do fabricante Altera que possui o FPGA Cyclone II EP2C70F672C6N. Com esse kit foi feito um modelo experimental do modulador para testes dos parâmetros configuráveis e análises de modulação. Nesse modelo foi simulado um sinal modulante, com um gerador de sinais e foi analisada a saída do modulador, com um analisador de espectro. A partir dos resultados desse modelo aferiu-se o funcionamento do modulador. Em continuação ao projeto foi desenvolvida, também em VHDL, uma interface serial assíncrona (UART) para recepção dos dados provenientes dos sensores das PCDs. Esta interface também possui parâmetros configuráveis por software, como a taxa de Bauds (Baud Rate) e o número de bits de dados. Atualmente está sendo projetado um protótipo com FPGA, onde serão programados os projetos em VHDL do modulador e da interface, este protótipo será acoplado a um bloco de Rádio Frequência que completará o Transmissor. O projeto do modulador e os resultados do modelo experimental renderam dois artigos aceitos em congressos internacionais, sendo um deles apresentado no VII Microelectronics Students Forum, no Rio de Janeiro em 2007.

¹ Aluno do Curso de Engenharia Elétrica, UFRN. **E-mail: bafvufrn@gmail.com**

² Chefe do Centro Regional Nordeste, INPE. **E-mail: manoel@crn.inpe.br**

³ Professor Adjunto do Departamento de Engenharia Elétrica, UFRN. **E-mail: frangel@dee.ufrn.br**